Orao 832/4 hardverska specifikacija

Dogovorena osnova i prijedlog izvedbe | verzija 0.1.0 | 15. listopada 2026.

Orao 832/4 je zamišljeno računalo s četiri jezgre izvedene iz arhitekture W65C832. Tri jezgre izvršavaju sustav i aplikacije, a četvrta je trajno rezervirana za programsko stvaranje grafike i zvuka. Ključni zahtjev je pouzdano izvršavanje neizmijenjenih programa za Orao32 kroz njegov izvorni ROM i uređaje.

Ovaj dokument objedinjuje odluke iz razgovora i daje funkcionalnu hardversku shemu, memorijsku mapu, granice emulacije i plan provjere. Opis je osnova za razvoj emulatora i kasniju HDL razradu. Nije električna shema spremna za proizvodnju niti tvrdnja da je novi stroj već implementiran.

Svojstvo	Dogovorena osnova
CPU	4 × dokumentacijski izvedena 65C832 jezgra; jedna aktivna osobnost po jezgri
Raspodjela	C0 sustav, C1 aplikacija / Orao32, C2 radnik, C3 samo video i zvuk
Takt	25 MHz po nativnoj jezgri kao virtualni cilj; Orao32 precizno 1 MHz
RAM	8 MiB ukupno: 4 × 128 KiB privatno + 7,5 MiB zajednički
Slike	4 MiB zasebnog slikovnog RAM-a; sav sadržaj računa C3
ROM	1 MiB za boot i firmware, uključujući neizmijenjeni Orao32 ROM
Video	256×256 mono; 512×512 mono; 640×480 indeksirano; 800×600 i 1024×768 RGB565
Zvuk	8 softverskih PCM kanala + 4 sintetska + izvorni zvučnik; cilj 48 kHz stereo / 16 bita
Isključeno	1280×720; GPU, blitter, hardverski spriteovi i hardverski zvučni mikser

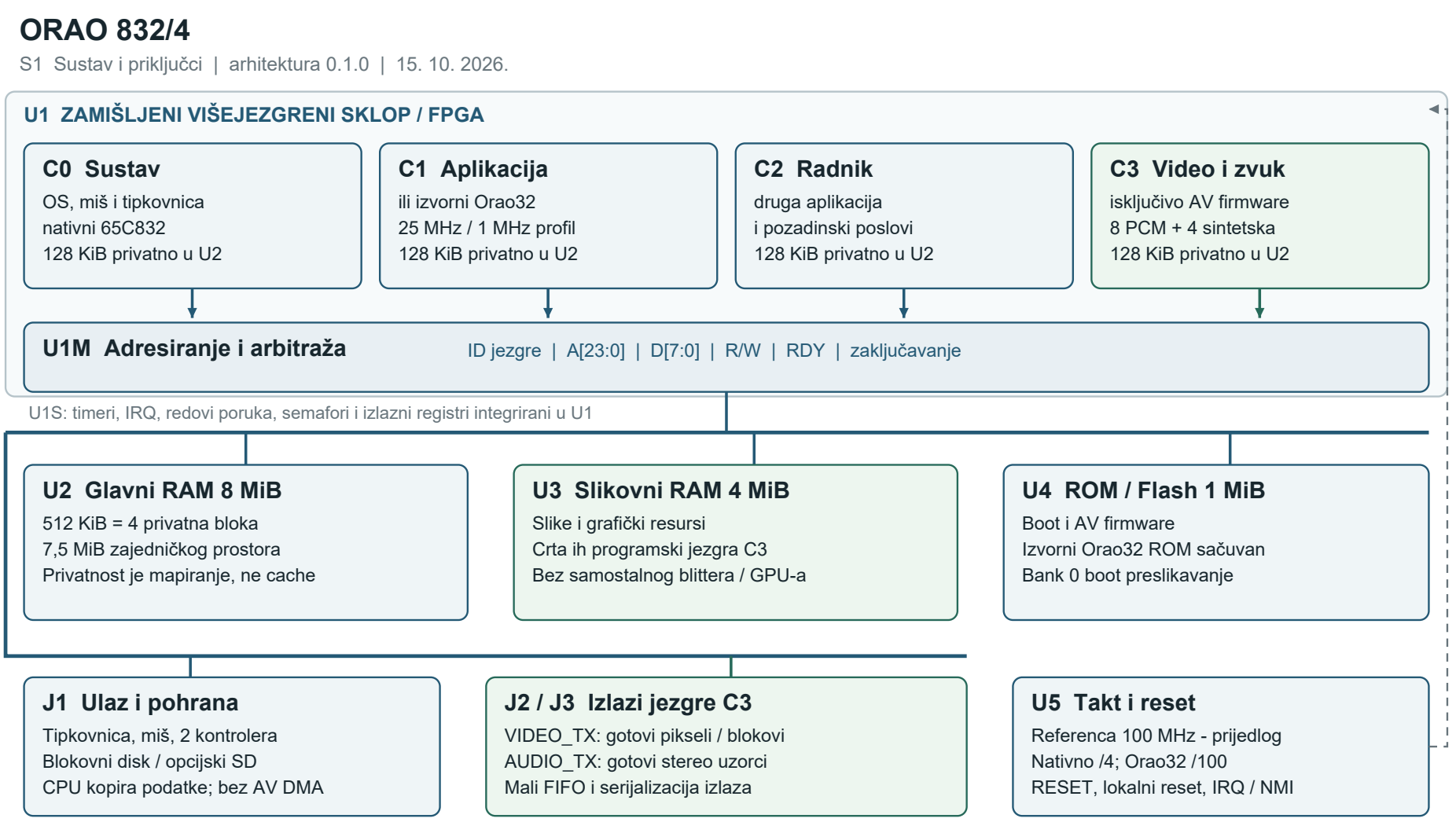
Status odluka

Dogovor označava prihvaćene korisničke odluke. Prijedlog označava ovdje razrađenu tehničku izvedbu, primjerice adrese novih uređaja i izlazne FIFO-e. Otvoreno označava pitanje koje mora dobiti normativno pravilo i provjeru prije implementacije. Brzine, broj efekata i odziv pri istodobnom opterećenju još nisu mjereni.

Kratice: KiB = 1024 B; MiB = 1.048.576 B. Adrese s oznakom $ ili u rasponima memorijske mape su heksadekadske. C0-C3 označavaju jezgre, a U/J funkcionalne sklopove i priključke na shemama.

Shema sustava

S1 Funkcionalna hardverska shema



Četiri CPU jezgre su u jednom zamišljenom sklopu. Memorijski blokovi nisu procjena broja fizičkih čipova.

Nema GPU-a, hardverskih spriteova, blittera, PCM miksera ni PSG oscilatora. Njihov posao izvodi C3.

Funkcionalna shema; električni pinovi, naponi, fizički videoizlaz i PCB još nisu određeni.

Procesor i pravila interpretacije

Povijesni dokument i normativna pravila novog stroja

Osnova je WDC-ov dokument W65C832 Information Specification and Data Sheet, sa sačuvanim oznakama 1990. i 1991. [S1]. Sažetak dokumentiranih registara: 32-bitni ALU i A/X/Y; PC 16 bita s 8-bitnim PBR-om; S i D po 16 bita u banci nula; 8-bitna vanjska podatkovna sabirnica. Standardno sučelje izlaže 24-bitne adrese, a ASIC jezgra predviđa proširene podatkovne adrese. Početni Orao koristi 24-bitno sučelje.

Sloj	Pravilo izvedbe
65C832	Varijabilna duljina naredbi i širina podataka prema odabranom načinu. Zadržati poznata imena registara i bankiranje koda.
65C816 profil	Provjeriti dokumentirano 8/16-bitno ponašanje kao podskup procesorske obitelji.
Orao32 profil	Zaseban strogi NMOS dekoder, originalni ROM, izvorna I/O mapa i vrijeme. Nije poistovjećen s CMOS emulacijskim načinom.
Dodatna logika	ID jezgre, privatno preslikavanje, poruke, semafori i izlazi pripadaju našem sustavu, ne izvornom WDC CPU-u.

Širine registara i promjene načina

E16/E8 i M/X određuju raspoložive kombinacije širina. U 65C816 dijelu postoje 8/8, 8/16, 16/8 i 16/16; 65C832 dodaje kombinacije s 32-bitnim indeksima i akumulatorom. Dokumentirani prijelazi i XFE zahtijevaju preciznu interpretaciju; PHP/PLP ne smiju se pretpostaviti dovoljnima za cijeli kontekst [S3]. Konačna tablica kodiranja, promjene viših bajtova i prekida mora biti spremljena kao testirana specifikacija prije razvoja jezgre.

Početni opseg jezgre

Jedna logička nit po jezgri, izvršavanje redom, bez cachea, spekulacije, FPU-a i novih CPU naredbi za paralelizam. Množenje i dijeljenje ostvaruju se programskim rutinama. Ne dodaje se novi skup osam općih registara iz ranijeg prijedloga O65-32: odabran je 65C832.

Izvedivost i referentni kod

Otvorena FPGA implementacija i postojeći assembler mogu pomoći kao druga implementacija i alat [S2, S3]. Nisu automatski referentni dokaz točnosti. U repozitoriju jezgre pri pregledu izričito piše da decimalni način nije podržan [S2]. Potrebna je samostalna provjera, osobito za stare programe.

25 MHz je cilj virtualnog modela, a ne izmjerena brzina preglednika ili potvrđen takt konačne FPGA izvedbe. 50 MHz ostaje budući profil nakon mjerenja. Nativni programi ne smiju se oslanjati na brzinu host računala.

Memorija po jezgri

Dvije privatne banke i jedan zajednički adresni prostor

Svaka jezgra ima 128 KiB privatnog prostora. Banka 0 ostaje mjesto za stog, izravnu stranicu, prekide i često korišteno stanje. Banka 1 daje dodatni lokalni prostor za kod i podatke. To povećanje ne mijenja širinu procesorskih registara S i D. Velike slike i resursi nalaze se izvan tih dviju banaka.

Logički raspon	Veličina	Predloženo značenje
000000-00FFFF	64 KiB	Privatna banka 0 aktivne jezgre
010000-01FFFF	64 KiB	Privatna banka 1 aktivne jezgre
020000-07FFFF	384 KiB	Zatvoreno; ne otvara privatni RAM drugih jezgri
080000-7FFFFF	7,5 MiB	Zajednički RAM
800000-BFFFFF	4 MiB	Slikovni RAM i grafički resursi
C00000-C0FFFF	64 KiB	Novi sistemski I/O registri
C10000-EFFFFF	Rezerva	Neodređeno; zatvoreno do buduće specifikacije
F00000-FFFFFF	1 MiB	ROM / Flash

Fizički raspored glavnog RAM-a

Privatni blok Cn fizički počinje na n × $020000. Tako C0 dobiva $000000-$01FFFF, C1 $020000-$03FFFF, C2 $040000-$05FFFF, a C3 $060000-$07FFFF. Logički privatni pristup prevodi se u vlastiti fizički blok; zajednički raspon $080000-$7FFFFF ostaje jednak za sve jezgre.

Boot i ROM

Predloženi native boot privremeno preslikava završnih 16 KiB sistemskog ROM-a u banku 0 na $C000-$FFFF. Nakon postavljanja vektora u privatni RAM preslikavanje se može isključiti. Orao32 profil zasebno preslikava neizmijenjeni izvorni ROM u isti 16-bitni raspon. Izbor ROM-a i profil nisu zapisi koje stari program može slučajno aktivirati.

Kapacitet i brzina

512 KiB privatnog RAM-a dio je ukupnih 8 MiB, pa ostaje 7,5 MiB zajedničkog prostora. Privatno znači adresno odvojeno, ne automatski brzo ili višepriključno. Jedan fizički memorijski sklop i dalje zahtijeva arbitražu. Procjena broja čipova ovisi o fizičkoj izvedbi.

Slikovni RAM nije inteligentan videočip: to je memorija. Aplikacije po dogovorenom protokolu predaju resurse, a C3 sastavlja sliku i preuzima vlasništvo nad prikaznim međuspremnicima. Izravno crtanje drugih jezgri u aktivnu sliku nije dio početnog API-ja.

Sabirnica i međujezgrena suradnja

Predloženi ugovor kontrolera U1M i U1S

Svaka jezgra prema kontroleru ima logičko 8-bitno podatkovno i 24-bitno adresno sučelje. Veće vrijednosti prenose se kao niz bajtova. Memorijski kontroler koristi ID jezgre za privatno preslikavanje, usporavanje pristupa i usmjeravanje uređaja. To je funkcionalni opis signala, ne konačan raspored fizičkih pinova.

Signal ili funkcija	Značenje
A[23:0], D[7:0], R/W	Adresa, bajt i smjer prijenosa po jezgri
VDA / VPA	Razlikovanje valjanih podatkovnih i programskih pristupa
RDY / WAIT	Čekanje na pristup prema pravilima odabranog CPU profila
ML / LOCK	Zadržavanje vlasništva tijekom dokumentirane zaključane sekvence
IRQ, NMI, RESET	Neovisni ulazi po jezgri; nema globalnog prekida svake jezgre
CORE_ID, start i halt	Kontrola identiteta, početnog konteksta i zaustavljenih radnika

Poruke i atomarnost

Predlažu se odvojeni redovi za grafiku, audio i opće poslove. Proizvođač najprije popuni opis i podatke, zatim jednim 8-bitnim zapisom objavi gotov unos. Potrošač preuzima samo objavljene unose. Za višebajtne kontrolne registre koristi se staging i zaseban commit. Čitanje statusa ne smije nenamjerno izvršiti novu naredbu.

32-bitni zapis na 8-bitnom sučelju nije sam po sebi atomaran. Dijeljene strukture koriste vlasništvo, semafor ili objavu dovršenog bloka. Hardverski semafor ima 8-bitni zahtjev i odvojeno čitanje rezultata; točan raspored registara tek treba zamrznuti. CPU nema novouvedeni opkod za te operacije.

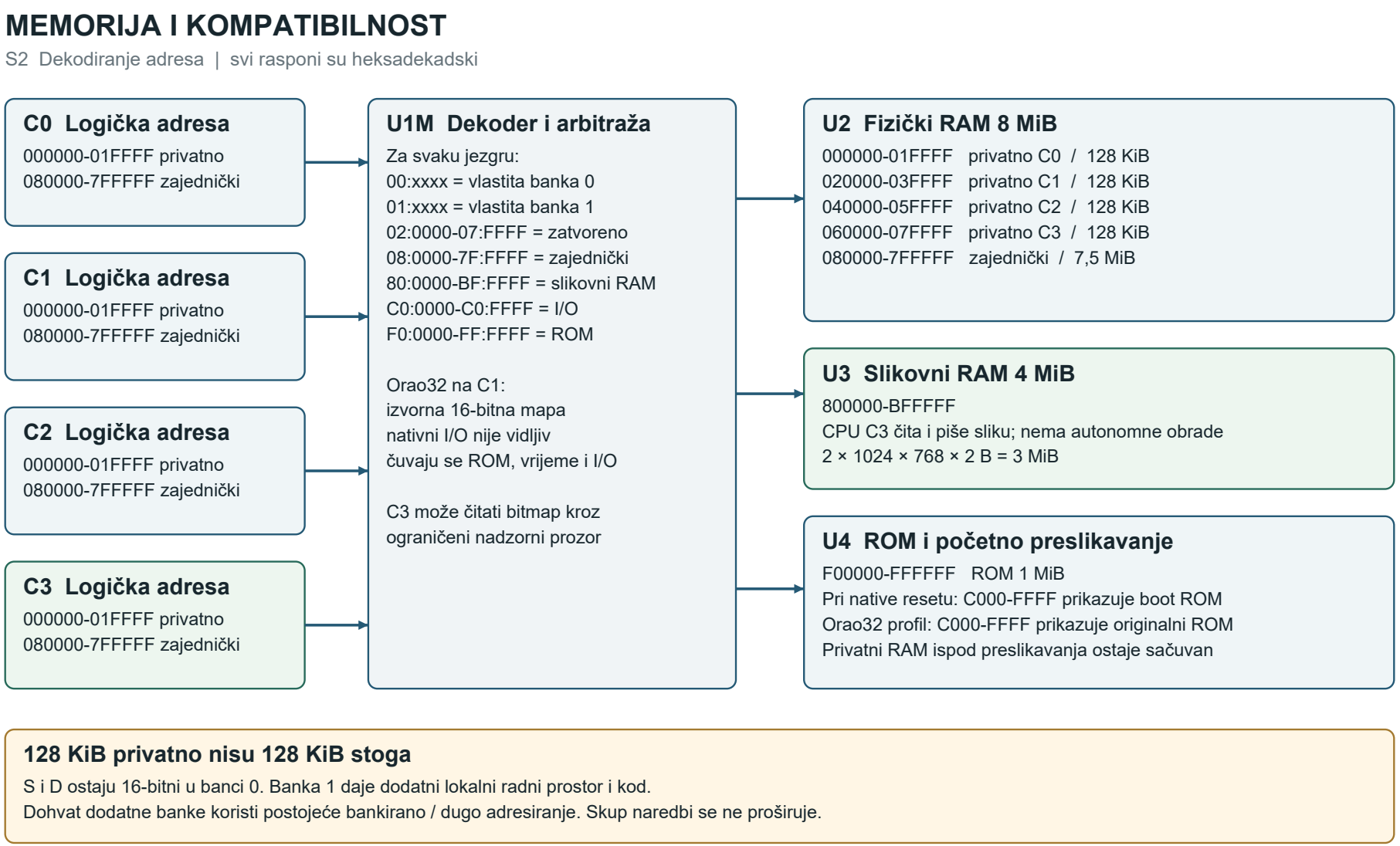
Arbitraža i ograničenja

C3 treba pravodobno dovršiti audio blokove, dok C1 u Orao32 profilu treba dobiti izvornu vremensku uslugu. Predlaže se pravedna arbitraža s rezervacijom kompatibilnih pristupa i ograničenim zaključanim sekvencama. Konkretni slotovi i najgora latencija su otvoreni parametri koje treba provjeriti simulacijom. Ne pretpostavlja se četiri neovisne brze RAM sabirnice.

Zaštita privatnih blokova i I/O ograničenja izvode se u kontroleru. Time se ne uvodi opći korisnički i nadzorni CPU način. Native aplikacije koje dijele privilegije mogu oštetiti vlastiti sustav; potpuna procesna zaštita nije dogovorena značajka prve verzije.

Shema memorije

S2 Preslikavanje privatnih banaka i izvorne mape



128 KiB privatno nisu 128 KiB stoga

S i D ostaju 16-bitni u banci 0. Banka 1 daje dodatni lokalni radni prostor i kod.
Dohvat dodatne banke koristi postojeće bankirano / dugo adresiranje. Skup naredbi se ne proširuje.

Privatni fizički rasponi drugih jezgri nisu vidljivi kroz zatvorene logičke banke 02-07.

Predložena mapa 0.1.0; konačni registri kontrolera i boot politika moraju biti potvrđeni prije implementacije.

Izvršavanje programa za Orao32

Izvorni ROM i periferije imaju prednost pred proširenjima

C1 je početna jezgra za stare programe. U strogom Orao32 profilu izvršava NMOS naredbe, koristi izvorni 16-bitni pogled i virtualnih 1 MHz. Native banke, novi uređaji i promjene načina nisu vidljivi starom programu. C0 i C2 mogu nastaviti raditi, dok C3 preuzima sliku i zvučne događaje.

16-bitni raspon	Profil sačuvanog emulatora
0000-7FFF	32 KiB RAM-a, uključuje bitmap na 6000-7FFF
6000-7FFF	8 KiB slike 256×256; bit 0 je lijevi piksel
8000-87FF	Tipkovnička matrica; 87FF je kasetni ulaz
8800-8FFF	Zapisi preklapaju izvorni jednobitni zvučnik
9000-9FFF	Čitanje FF; zapisi zanemareni u postojećem modelu
A000-BFFF	Dodatnih 8 KiB RAM-a u sačuvanom emulatoru
C000-FFFF	16 KiB izvornog BASIC / monitor ROM-a

Mapa je zapisana prema lokalnom original-v1.0 modelu [L1]. Proširenje A000-BFFF nije razlog da se povijesni osnovni stroj naziva 40 KiB Orlom. Profil mora izričito navesti prisutnost tog proširenja; odvojeni strogi povijesni profil zahtijeva zasebnu provjeru izvora.

Nadzor bez utjecaja na gosta

C3 može dobiti ograničen pristup izvornim bitmap bajtovima kroz kontroler, bez čitanja tipkovničkog ili kasetnog I/O-a. Zapisi zvučnika bilježe se kao rubovi s izvornim vremenskim oznakama. C3 iz njih programski računa uzorke. Dodatno promatranje slike ne smije usporiti niti promijeniti slijed kasetnog učitavanja.

Mjerilo kompatibilnosti

Potrebni su NMOS decimalna aritmetika, prijelazi stranica, indirektni skokovi, stog, prekidi i aktivnost sabirnice. Stabilne neslužbene naredbe treba implementirati i testirati prema odabranom referentnom profilu; nestabilna analogna ponašanja moraju imati dokumentirano ograničenje. Postojeća jezgra s 151 službenim kodiranjem nije dokaz svih tih svojstava [L1].

Provjeriti sve verzije Riftfarera, Manic Miner s izvornim LMEM pokretanjem i Enterom nakon uvoda, oba PEL demo dijela i sačuvani Tetris test. Kasete, ROM i učitavač ne prepravljaju se radi prolaska testa. Spremanje i vraćanje snapshotova nije dio ove specifikacije.

Softverski video

Sve crtanje i sastavljanje slike izvodi jezgra C3

Slika	Format	Jedna slika	Dvije slike
256×256	1 bit	8.192 B	16.384 B
512×512	1 bit	32.768 B	65.536 B
640×480	8 bita, paleta	307.200 B	614.400 B
800×600	RGB565	960.000 B	1.920.000 B
1024×768	RGB565	1.572.864 B	3.145.728 B

1280×720 je izbačen prema korisničkoj odluci. Zadani moderni radni prostor predložen je na 800×600; 1024×768 ostaje veći radni prostor uz manje često osvježavanje sadržaja. Sve navedene veličine stanu u 4 MiB slikovnog RAM-a, ali dvostruki međuspremnik smanjuje prostor za ostale resurse.

Programske usluge

AV firmware pruža fontove, kopiranje blokova, ispunu, maskiranje, XOR za monokromatski prikaz, dva sloja pločica i do 128 opisa spriteova. To su mogućnosti softverskog API-ja i ciljevi opterećenja, a ne hardverske jedinice. Pokazivač miša također sastavlja C3. Opisi poslova sadrže granice izvora i odredišta radi zaštite slikovne memorije.

Veliki poslovi dijele se po retcima ili pločicama, uz označavanje promijenjenih područja. Predaja dovršene slike ili područja ima zaseban commit, pa izlaz ne čita nedovršen blok. Za puni 1-bitni prikaz provjeravaju se redoslijed bitova i cjelobrojno povećanje originalne slike.

Minimalni izlaz i granica modela

Predloženi VIDEO_TX prima gotove bajtove piksela kroz mali FIFO; meta-podaci određuju format i odredišno područje. Izlazni primatelj zadržava zadnju predanu sliku. Ne crta fontove, spriteove ili pravokutnike i ne čita RAM autonomnim DMA-om. Kopiranje izlaznih podataka troši cikluse C3.

U emulatoru primatelj predstavlja monitor. Njegova interna pohrana je stanje vanjskog izlaznog uređaja i odvojena je od 4 MiB slikovnog RAM-a računala. Fizički ekvivalent takvog primatelja i njegov protokol nisu izabrani. Izravan VGA / HDMI raster nije riješen ovom shemom i ne smije se prešutno dodati kao besplatan hardver.

Samo čitanje punog RGB565 rastera pri 60 Hz traži 57,6 MB/s za 800×600 ili 94,37 MB/s za 1024×768. To prelazi teoretskih 25 MB/s jednog 8-bitnog CPU sučelja na 25 MHz, i bez cijene naredbi i izlaznih zapisa. Navedeni formati zato nisu jamstvo 60 potpunih precrtavanja u sekundi.

Softverski zvuk

Osam PCM kanala dijeli jezgru s grafikom

Svojstvo	Dogovor ili prijedlog
PCM glasovi	8; predznačeni 8-bitni i 16-bitni uzorci
Reprodukcija	Promjenjiva visina tona, jednokratno i petlja; stereo glasnoća
Sinteza	4 kanala s pravokutnim, trokutastim, pilastim ili šumnim valom; ADSR
Naslijeđeni zvuk	Izvorni jednobitni zvučnik sačuvan kao ulazni tok rubova
Izlazni format	Cilj 48.000 stereo okvira/s, 16 bita po kanalu
Miksanje	Cjelobrojno / fiksni zarez, širi zbroj i zasićenje na izlazu
Izlazni sklop	AUDIO_TX FIFO, izlazni takt i serijalizacija / DAC; nema miksera

Svi glasovi, ovojnice, promjene visine, petlje i zbrajanje izvršavaju se kao 65C832 kod na C3. Početno je predloženo najbliže uzorkovanje; interpolacija i efekti su dodatni poslovi samo ako prođu mjerenje budžeta. Nema hardverskog PSG-a ni PCM uređaja koji samostalno čita uzorke iz RAM-a.

Rokovi i cijena

Na 25 MHz i 48 kHz dostupno je približno 520,83 procesorskih taktova po stereo okviru za cjelokupan rad jezgre. Osam PCM glasova ostavlja teorijski 65,10 taktova po glasu prije troška sinteze, izlaza, raspoređivanja i grafike. To je proračunska granica, ne potvrda da firmware postiže cilj.

Čitanje osam mono 16-bitnih izvora na 48 kHz iznosi približno 768.000 B/s pri omjeru reprodukcije 1:1, bez interpolacije. Stereo izlaz iznosi 192.000 B/s. Cijena izvođenja naredbi i miješanja može biti važnija od samog protoka uzoraka.

Međuspremnici i ponašanje pri zastoju

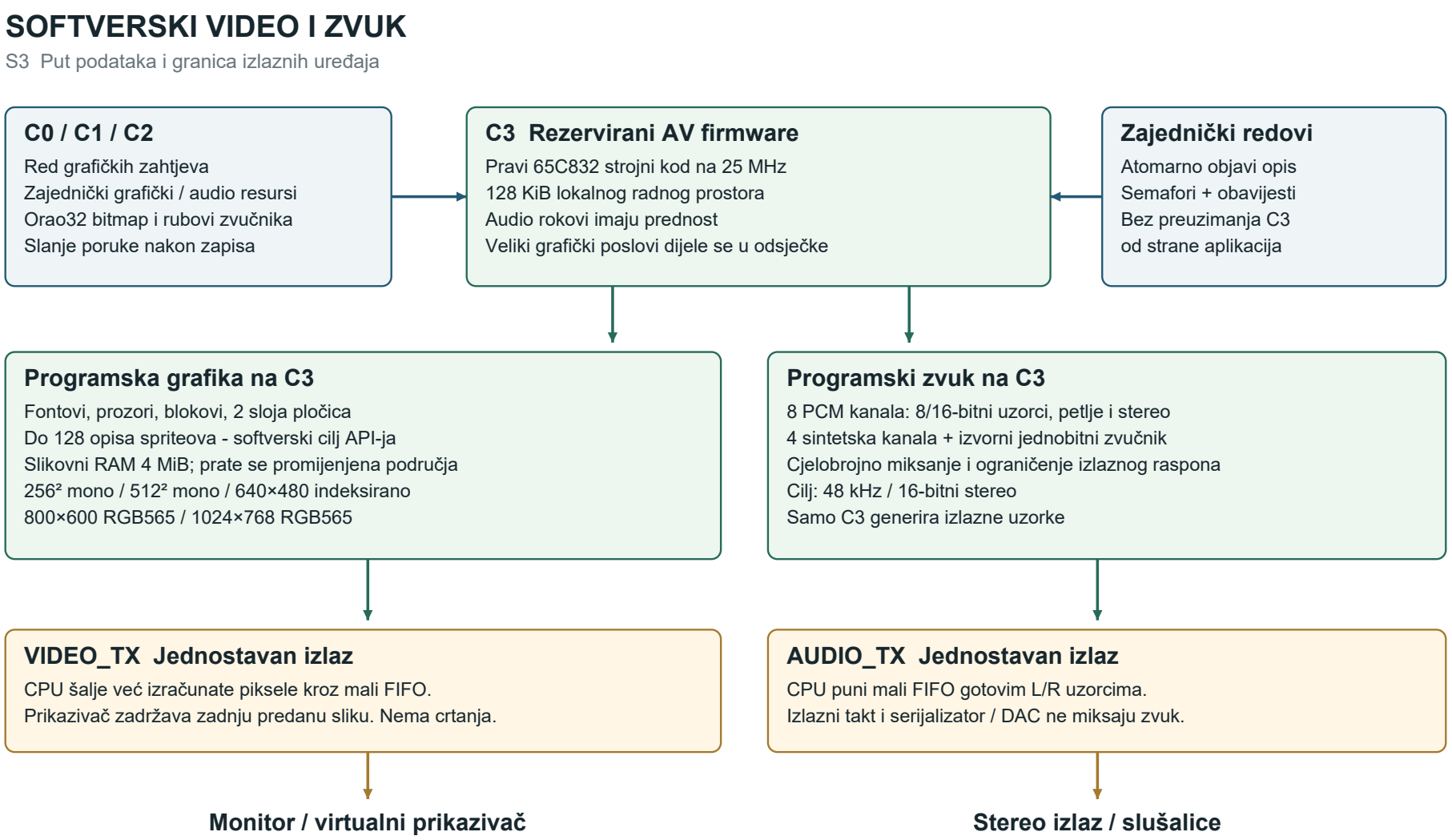
Predloženi firmware priprema blokove od 128 stereo okvira, oko 2,67 ms; dva takva bloka zauzimaju 1024 B u privatnom RAM-u. Mali izlazni FIFO je odvojeno staging područje i nije skriveni memorijski DMA. Njegovu dubinu, alarm praznine i najgoru latenciju treba odrediti mjerenjem.

Audio ima prednost roka izvršavanja. Grafički odsječci moraju završiti dovoljno rano za sljedeći blok. Pražnjenje FIFO-a bilježi underflow i vraća unaprijed određenu tišinu; host ne smije sam nastaviti ton ili sekvencu. Pauza i mute odbacuju već pripremljeni zvuk prema jednoj definiranoj politici.

Smanjenje sa 16 na 8 kanala smanjuje otprilike na pola promjenjivi dio PCM posla pri jednakim postavkama. Ne prepolovljuje nužno cijeli audio trošak. Kombinacija svih glasova i maksimalne grafike ostaje obvezan test prije obećanja performansi.

Shema audiovizualnog puta

S3 Procesorska obrada i jednostavni izlazi



Emulator ne smije u hostu crtati spriteove, sastavljati prozore ili miksati glasove umjesto C3.

Fizički signal VGA / HDMI nije riješen ovom shemom. Potpuno programsko generiranje signala traži zaseban proračun.

Podržani formati slike nisu jamstvo punog precrtavanja pri 60 Hz. 1280 × 720 je izbačen.

Vrijeme i deterministička emulacija

Četiri logičke jezgre ne zahtijevaju četiri host dretve

Emulator koristi jedan deterministički raspoređivač događaja. Jezgre, pristupi sabirnici, prekidi, kaseta i izlazni uređaji napreduju prema virtualnom vremenu. Brzina prikaza preglednika ne određuje broj izvršenih CPU ciklusa niti trajanje zvučnog tona.

Parametar	Predložena referenca
Sistemska vremenska baza	100 MHz, odnosno korak od 10 ns; projektni izbor
Nativna jezgra	25 MHz, odnosno četiri osnovna koraka po CPU taktu
Orao32	1 MHz, odnosno sto osnovnih koraka po CPU taktu
Audio	48 kHz kroz racionalni fazni akumulator; bez zaokruživanja svakog intervala
CPU zbir	4 × 25 MHz = cilj 100 milijuna CPU taktova/s; nije jedna jezgra na 100 MHz
Primjer audio bloka	128 stereo okvira / 48 kHz = približno 2,67 ms

Pravila raspoređivanja

Memorijska arbitraža mora se promatrati na granicama sabirničkih ciklusa i zaključanih sekvenci. Izvođenje cijele naredbe svake jezgre u krug bez vidljivosti međukoraka nije dovoljno za dokaz zajedničke memorije. Jednaki vremenski događaji dobivaju stabilan redoslijed i zapis tragova.

Virtualni takt jezgre, broj njenih stvarno izvršenih ciklusa i vrijeme čekanja sabirnice vode se odvojeno. Za kompatibilni profil mora se dokazati da nova aktivnost ne narušava izvorni slijed I/O-a. Predložena rezerva pristupa za stari stroj ne smije se predstavljati ostvarenom prije testa najgoreg opterećenja.

Mjerene performanse

Mjeriti puni audio sastav, praznu i opterećenu grafiku, promjenu cijele slike, mali prozor, pomicanje teksta, spriteove, kopiranje resursa i kasetno učitavanje pod opterećenjem svih jezgri. Bilježiti audio underflow, najdužu blokadu, vrijeme promjene slike i održivu brzinu hosta.

Kod 80 % idealno paraleliziranog posla četiri opće jezgre dale bi 2,5 puta ubrzanja prije dodatnih troškova. U ovom stroju samo tri jezgre su opće; C3 služi AV-u. Stari program i dalje je jedna nit na 1 MHz. Ukupna korist je istodobni rad i rasterećenje sustava, a ne automatsko ubrzanje stare igre.

Početni interpreter ili WebAssembly jezgra može raditi u jednoj host dretvi. Eventualno kasnije host-paraleliziranje mora očuvati isti trag događaja i memorijsku semantiku. Nijedan cilj 25/50 MHz nije jamstvo iste brzine na mobilnom uređaju.

Firmware i sistemski ugovori

Predloženi početak rada bez dodatnih procesorskih naredbi

• C0 kreće iz native boot ROM-a, postavlja vlastiti stog, vektore i osnovni memorijski kontroler. C1-C3 čekaju lokalni start.

• C0 provjerava memoriju, postavlja redove i izlaze te puni početne radne podatke svake jezgre.

• C3 pokreće samo AV firmware. Priprema crnu sliku i tišinu, zatim javlja spremnost. Aplikacije mu ne zamjenjuju kod.

• C1 i C2 pokreću nativne poslove ili C1 ulazi u strogi Orao32 profil. Pokretanje gosta ne zaustavlja C0 ili C3.

• C0 vodi sistemski sat i pohranu. C3 servisira audio rokove i ograničene grafičke odsječke. Lokalni reset ne mora resetirati ostale jezgre.

Ugovor grafičkog posla

Opis posla navodi verziju API-ja, vrstu, površinu, izvor, odredište, dimenzije, format i identifikator dovršetka. C3 provjerava raspon i vlasništvo prije čitanja. Objavljeni opis je nepromjenjiv dok potrošač ne vrati vlasništvo. Zamjena slike odvojena je naredba nakon završetka crtanja.

Ugovor audio posla

Opis glasa navodi izvorni raspon uzorka, format, petlju, fazu / korak i lijevu i desnu glasnoću. C3 preuzima potpunu promjenu u granici audio bloka ili drugoj definiranoj vremenskoj točki. Promjene ne smiju tvoriti djelomično ažuriran 32-bitni pokazivač.

Novi I/O prostor

Skup registara	Ugovor koji treba zamrznuti
SYS / CORE	ID, start, lokalni reset, profil, boot overlay, status kvara
MAIL / SEM	Objava poruke, potvrda, pending IRQ, atomarni semafori
TIME / IRQ	Timeri, omogućavanje i potvrda izvora prekida
INPUT / BLOCK	Tipkovnica, miš, igraći uređaji i blokovna pohrana
VIDEO_TX / AUDIO_TX	Status FIFO-a, staging podataka, objava i dijagnostika

Točne adrese unutar C00000-C0FFFF, širine registara, reset vrijednosti i redoslijed višebajtnih zapisa nisu još usvojeni ABI. Za svaki registar treba definirati pristup po jezgri i profilu, ponašanje nevaljanog pristupa, učinak čitanja i pripadni prekid. Izvorni Orao32 I/O izvan je ovog native prostora.

Provjera i otvorena pitanja

Uvjeti za početak i dovršetak implementacije

Područje	Obvezni dokaz
NMOS kompatibilnost	Funkcionalni, decimalni, prekidni i sabirnički testovi; iste ROM bajtove i kasete izvršiti neizmijenjene.
65C816 / 65C832	Provjeriti širine, prijenose registara, promjene načina, BCD, prekide, bankovne granice i cikluse.
Četiri jezgre	Privatne banke bez curenja, korektna objava poruka, zaključavanje, lokalni reset i pravedna arbitraža.
Programski AV	Dokaz da host ne izvršava crtanje i miksanje; test opterećenja i rokova za C3.
Izlaz	Pikseli i stereo uzorci prema poznatim očekivanim vrijednostima, overflow / underflow i pauza.
Stari programi	Riftfarer verzije, Manic Miner, PEL Demo1/2, Tetris, originalni monitor i BASIC.

SingleStepTests za 65x02 i 65816 te Klaus Dormannovi funkcionalni i decimalni testovi služe kao vanjska provjera [S4-S6]. Za nove 32-bitne operacije potreban je neovisan aritmetički oracle i ciljani testovi; oslanjanje na drugu nepotpunu jezgru nije dovoljan dokaz.

Otvoreno prije zamrzavanja ISA

Normativno razriješiti XFE i povratak iz prekida, promjene viših bajtova registara, decimalnu aritmetiku različitih širina, preslikavanje banke nula te nedosljednosti nacrta WDC dokumenta. Svaka odluka mora imati izvor, obrazloženje i test.

Otvoreno prije hardverske razrade

Odabrati fizički videoizlaz i protokol primatelja, dubine FIFO-a, memorijsku tehnologiju i latencije, raspored arbitraže te format audio serijalizacije. Dokument ne određuje električne napone, točan pinout FPGA-a, broj memorijskih pakiranja, napajanje, filtre, tolerancije, raspored PCB-a ni elektromagnetsku kompatibilnost.

Redoslijed izvedbe

Prvo zamrznuti dokument i kompatibilni profil; zatim jednu CPU jezgru i neovisne testove; nakon toga memoriju i višejezgrene poruke; potom C3 firmware s jednostavnom slikom i zvukom; zatim mjerenje punog audio opterećenja i grafike; na kraju radni stol i integracijski testovi.

Nova varijanta i svi njeni razvojni zapisi ostaju odvojeni od postojećih arhiva. Ovaj korak izrađuje dokumentaciju, ne novi emulator, web objavu, ZIP izdanje ili promjenu službene release baseline.

Izvori i zapis odluka

Potpuna evidencija dogovorene arhitekture

Odluka iz razgovora	Konačno stanje
Procesorska grana	Odabran dokumentirani 65C832; raniji 8/16-bitni i O65-32 scenariji ostaju povijesne alternative.
Više jezgri	Četiri jezgre; jedna rezervirana isključivo za video i zvuk.
Nestašica komponenti	Bez zasebnog GPU-a i zvučnog procesora; minimalni izlazi i zajednička pomoćna logika.
Privatna memorija	Povećana sa 64 na 128 KiB po jezgri; dvije banke, ne proširen stog.
Rezolucija	Izbačen 1280×720 prema naknadnom pojašnjenju; 1024×768 ostaje.
PCM	Smanjen sa 16 na 8 kanala; zadržana 4 sintetska kanala.
Kompatibilnost	Neizmijenjeni stari programi, izvorni ROM i precizno izvorno vrijeme su ključni zahtjev.

Primarni izvori i projektna podloga

[S1] Western Design Center. W65C832 Information Specification and Data Sheet, sken s oznakama 1990/1991. Odjeljci 1-3, kontrola širine, ML i napomene. WDC izvorni dokument na ReactiveMicro.

[S2] Michael Kohn. W65C832 in an FPGA, izvorni kod i opis ograničenja. github.com/mikeakohn/w65c832.

[S3] Joe Davisson. Getting Started with W65C832, iskustvo s FPGA jezgrom, 25 MHz izvedbom i interpretacijom načina rada. joedavisson.com.

[S4] SingleStepTests 65x02. github.com/SingleStepTests/65x02. [S5] SingleStepTests 65816. github.com/SingleStepTests/65816.

[S6] Klaus Dormann. 6502 and 65C02 functional tests. github.com/Klaus2m5/6502_65C02_functional_tests.

[L1] Lokalni sačuvani original-v1.0 README i core.js; prvotni razvojni transcript u autoritativnom Orao stablu. Upotrijebljeni su kao projektna evidencija, ne kao dokaz autentičnosti svih povijesnih uređaja. [U1] Korisničke odluke u ovom razgovoru, 15. listopada 2026. Izvori pregledani toga dana.

Sve nadogradnje višejezgrenosti, memorijske mape, protokola i AV firmwarea u ovom dokumentu projektni su izbori. Prototip nije autentični povijesni Orao ni potvrđena WDC hardverska realizacija. Dokumentacija i alati nalaze se izvan objavljenog site stabla.